

Bandstructure computation and investigation of resonant tunneling in nanoscale Schottky field effect transistor via $sp^3d^5s^*$ tight binding approach and non-equilibrium Green's function formalism

Zahra Ahangari*

Department of Electronic, Faculty of Electrical Engineering, Yadegar-e-Imam Khomeini (RAH) Shahr-e-Rey Branch, Islamic Azad University, Tehran, Iran.

Received: 01.07.2019 Final revised: 21.09.2020 Accepted: 19.01.2021

DOI: [10.22055/JRMBS.2021.16565](https://doi.org/10.22055/JRMBS.2021.16565)

Abstract

In this paper, the electrical characteristics and resonant tunneling phenomenon in nanoscale double gate field effect Schottky transistor with InP (Indium Phosphide) as the channel material is investigated via non-equilibrium Green's function formalism. Unlike the conventional field effect transistor with doped source/drain, Schottky transistor possesses metallic source/drain regions and direct tunneling from source to channel is the main current mechanism of this device. The bandstructure of double gate device is calculated based on $sp^3d^5s^*$ tight binding approach employing thickness dependent two dimensional Hamiltonian. Reducing the channel thickness results in the increment of the carrier effective mass and shift of energy of subbands to higher values, in comparison with the related bulk values. In addition, by scaling down the channel thickness, gate control over the channel is enhanced that results in the improvement of the device electrical characteristics. Next, due to the increment of the effective Schottky barrier that is originated from quantum effects, a quantum well profile is created along the channel length from source to drain at low drain voltages. In this situation and for reduced values of temperature, resonant tunneling occurs in the proposed device. Different physical and structural parameters that may affect resonant tunneling are thoroughly investigated.

Keywords: Bandstructure, Tight binding method, Non-equilibrium Green's function, Schottky Transistor, Resonant tunneling.

*Corresponding Author: z.ahangari@iausr.ac.ir



محاسبه ساختار نواری و بررسی تونل‌زنی رزونانس در نانو ترانزیستور اثر میدان شاتکی InP به‌روش تنگ بست با پایه $sp^3d^5s^*$ و تابع گرین غیر تعادلی

زهرا آهانگری*

گروه الکترونیک، دانشکده مهندسی برق، دانشگاه آزاد اسلامی واحد یادگار امام خمینی (ره) شهر ری، تهران، ایران

دریافت: 1398/04/10 ویرایش نهایی: 1399/06/31 پذیرش: 1399/10/30

DOI: [10.22055/JRMBS.2021.16565](https://doi.org/10.22055/JRMBS.2021.16565)

چکیده

در این مقاله مشخصه‌های الکتریکی و تونل‌زنی رزونانس در نانو ترانزیستور اثر میدانی دوگیتی شاتکی با ماده کانال (ایندیوم فسفاید) InP به‌روش تابع گرین غیر تعادلی مورد بررسی قرار گرفته است. برخلاف ترانزیستور اثر میدان متداول با سورس و درین آلاییده شده، ترانزیستور شاتکی دارای سورس و درین فلزی می‌باشد و ساز و کار اصلی جریان در این افزاره تونل‌زنی مستقیم از سورس به کانال است. ساختار نواری افزاره دوگیتی که در آن حرکت حامل در یک جهت محدود شده است، به‌کمک روش تنگ بست با پایه $sp^3d^5s^*$ و تشکیل همیلتونین دوبعدی به‌ازای ضخامت‌های مختلف کانال محاسبه گردیده است. با کاهش ضخامت کانال جرم مؤثر حامل‌ها و سطح انرژی زیرنوارها نسبت به ساختار توده‌ای افزایش می‌یابد همچنین، با کاهش ضخامت کانال، به‌دلیل افزایش کنترل گیت بر کانال مشخصه الکتریکی افزاره بهبود پیدا می‌کند. در ادامه، با افزایش ارتفاع سد شاتکی مؤثر به دلیل اثرات کوآنتومی، در ولتاژ درین کوچک، یک چاه پتانسیل در امتداد کانال از سورس به درین تشکیل می‌گردد. در این حالت و در دمای پایین، تونل‌زنی رزونانس در این افزاره رخ می‌دهد. عوامل فیزیکی و ساختاری تأثیر گذار بر تونل‌زنی رزونانس به‌طور کامل مورد بررسی قرار گرفته است.

کلیدواژگان: ساختار نواری، روش تنگ بست، تابع گرین غیر تعادلی، ترانزیستور شاتکی، تونل‌زنی رزونانس

مقدمه

جریان نشتی افزاره گردیده و توان مصرفی افزایش می‌یابد [1-3]. ساختار افزاره دوگیتی به‌دلیل افزایش کنترل گیت بر کانال و فناوری ساخت مسطح به‌عنوان یک ساختار جایگزین ترانزیستور اثر میدان متداول معرفی گردیده است. همچنین جهت بهبود سرعت افزاره در ابعاد نانو، فناوری نیمه هادی به استفاده از مواد

در حال حاضر به‌دلایلی نظیر افزایش سرعت، بهبود فرکانس قطع و افزایش ظرفیت حافظه، تکنولوژی به‌سمت کاهش ابعاد ترانزیستور اثر میدانی فلز-اکسید-نیمه هادی¹ حرکت می‌کند. لیکن از سوی دیگر، با کاهش ابعاد افزاره، آثار کانال کوتاه موجب افزایش

*نویسنده مسئول: z.ahangari@iausr.ac.ir

¹ Metal Oxide Semiconductor Field Effect Transistor

باز نشر این مقاله با ذکر منبع آزاد است.

این مقاله تحت مجوز کپی‌رایت کامنز تخصصی 4.0 بین‌المللی می‌باشد.



تعادلی به‌طور کامل مورد بررسی قرار خواهد گرفت. کاهش ابعاد افزاره و محدودیت حرکت حامل‌ها در راستای ضخامت کانال، موجب تغییر جرم مؤثر نسبت به ساختار توده‌ای می‌گردد. لذا برای تحلیل دقیق عملکرد افزاره در ابعاد نانو، لازم است ساختار نواری دو بعدی افزاه محاسبه گردیده و جرم مؤثر مربوط به هر ضخامت کانال از ساختار نواری استخراج گردد. برای استخراج ساختار نواری در افزاره دو گیتی از روش تنگ بست¹ با پایه $sp^3d^5s^*$ استفاده شده است. در روش معرفی شده برای محاسبه همیلتونین² دو بعدی افزاره دو گیتی، امکان رسم ساختار نواری به میزان تغییرات یک لایه اتمی در ضخامت کانال وجود دارد. بعد از محاسبه جرم مؤثر حامل‌ها در سه جهت، مشخصه‌های الکتریکی ترانزیستور شاتکی به‌کمک روش تابع گرین غیر تعادلی³ و حل معادلات خودسازگار پواسون-شرودینگر مورد بررسی قرار گرفته است [14-18]. همچنین با کاهش ابعاد افزاره سطح انرژی زیرنوارها افزایش یافته که این امر موجب افزایش ارتفاع سد شاتکی مؤثر می‌گردد. ساز و کار اصلی جریان در ترانزیستور شاتکی بر مبنای تونل‌زنی حامل‌ها از سورس به کانال می‌باشد و ولتاژ گیت عرض ناحیه تخلیه شده را در فصل مشترک فلز با نیمه هادی کنترل می‌کند. با افزایش ارتفاع سد شاتکی و با کاهش ولتاژ درین، یک چاه کوآنتومی در مسیر حرکت حامل‌ها از سورس به درین تشکیل می‌گردد که منجر به تشکیل ترازهای گسسته در داخل کانال می‌گردد. در این حالت به‌جای تونل‌زنی مستقیم، تونل‌زنی رزونانس رخ داده و ناحیه مقاومت منفی در مشخصه الکتریکی افزاره مشاهده می‌گردد. در این حالت عملکرد عادی افزاره تحت تأثیر قرار خواهد گرفت. پارامترهای مختلفی نظیر

جدید برای کانال افزاره روی آورده است [4-6]. بکارگیری مواد گروه 3-5 از جمله ایندیوم فسفاید (InP) در کانال افزاره به‌دلیل دارا بودن سرعت بالا موجب بهبود عملکرد ترانزیستور اثر میدانی می‌گردد. این ماده دارای شکاف انرژی مستقیم بزرگی است و به‌دلیل قابلیت حرکت بالای حامل‌ها و نیز سرعت اشباع بالا برای الکترون‌ها (2×10^7 cm/s) دارای کاربردهای متنوعی در مدارهای مجتمع سرعت بالا، ادوات اپتیکی و میکروویو می‌باشد. در حال حاضر مطالعات گسترده‌ای در زمینه ساخت و مدل‌سازی ترانزیستورهای اثر میدان بر مبنای InP صورت گرفته است [7-10]. برای کاهش آثار کانال کوتاه و افزایش کنترل گیت بر کانال لازم است ضخامت کانال افزاره کاهش یابد. لیکن کاهش ضخامت کانال موجب افزایش مقاومت پارازیتی سورس و درین گردیده که این امر موجب کاهش جریان افزاره می‌گردد. برای رفع این مشکل لازم است آرایش سورس و درین افزایش یابد. اما لازم به‌ذکر است که مواد گروه 3-5 دارای حلالیت پایینی برای ناخالصی‌ها هستند و این امر ساخت افزاره را در ابعاد نانو دچار مشکل می‌کند. در حال حاضر ایده بکارگیری سورس و درین فلزی به جای سورس و درین آلاییده شده مطرح گردیده است که می‌تواند مشکل مقاومت‌های پارازیتی سورس و درین را در ابعاد نانو رفع کند. به‌دلیل وجود سورس و درین فلزی یک سد شاتکی در فصل مشترک سورس و درین با کانال تشکیل می‌گردد و در نتیجه ساز و کار جریان در این افزاره مشابه دیود شاتکی بوده و متفاوت از افزاره اثر میدان متداول می‌باشد [11-13].

در این مقاله مشخصه‌های الکتریکی نانو ترانزیستور اثر میدان شاتکی با کانال InP به‌روش تابع گرین غیر

³ Non-Equilibrium Green's Function Formalism

¹ Tight binding approach

² Hamiltonian

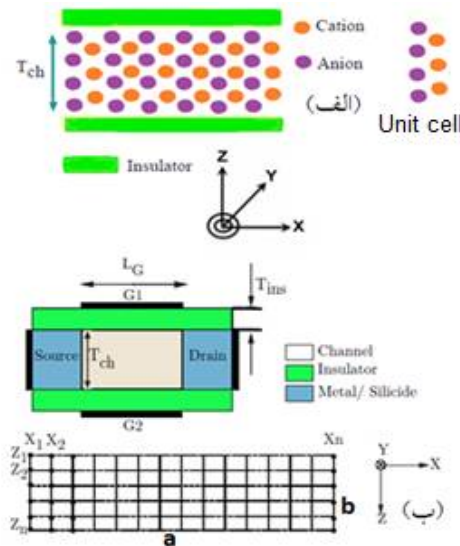
شکل آب نیز مش بندی انجام شده در افزاره را برای حل معادلات خودسازگار پواسون-شرویدینگر نشان می‌دهد. بر خلاف ساختار توده‌ای که حامل‌ها در سه جهت دارای آزادی حرکت می‌باشند، در ساختار دو گیتی حامل‌ها در دو جهت X و Y دارای آزادی حرکت بوده و در جهت Z دارای محدودیت حرکت می‌باشند. برای نوشتن همیلتونین دو بعدی در این افزاره در جهت X و Y از شرایط مرزی پریودیک استفاده شده است. اما در جهت Z باید از شرایط مرزی بسته استفاده نمود. برای محاسبه ساختار نواری، از پایه $sp^3d^5s^*$ استفاده شده است. در ساختار دو گیتی که حامل‌ها در یک جهت دارای محدودیت حرکت هستند، استفاده از پایه sp^3s^* نمی‌تواند تغییرات جرم مؤثر ناشی از افزایش اثرات کوآنتومی را پیش‌بینی نماید. به همین دلیل جهت بررسی دقیق مشخصه‌های الکتریکی افزاره در مقیاس کوآنتومی، پنج اوربیتال d نیز در مدلسازی در نظر گرفته شده است. ضرایب مربوط به برهم‌کنش اوربیتال‌ها برای روش تنگ بست از مرجع 19 استخراج گردیده است. بر این اساس همیلتونین دو بعدی در ساختار لایه نازک، H_{2D} ، در افزاره به شکل زیر تشکیل می‌گردد:

$$H_{2D}(k_x, k_y) = \begin{bmatrix} H_{aa} & H_{ac_{down}} & & & \\ H_{ac_{down}}^\dagger & H_{cc} & H_{ac_{up}}^\dagger & & \\ & H_{ac_{up}} & H_{aa} & & \\ & & & \ddots & \\ & & & & \ddots \end{bmatrix}$$

1

H_{2D} یک ماتریس سه قطری است و ابعاد آن $10N_z \times 10N_z$ می‌باشد که در آن N_z برابر تعداد لایه‌های اتمی در راستای ضخامت کانال می‌باشد. H_{aa} و H_{cc} به ترتیب برهم‌کنش اوربیتال‌های آنیون و اوربیتال‌های کاتیون را بر یکدیگر نشان می‌دهند. این

دما، ولتاژ درین و طول کانال بر تونل زنی رزونانس تأثیر گذار است که همگی این موارد در این مقاله به‌طور کامل مورد بررسی قرار خواهد گرفت.

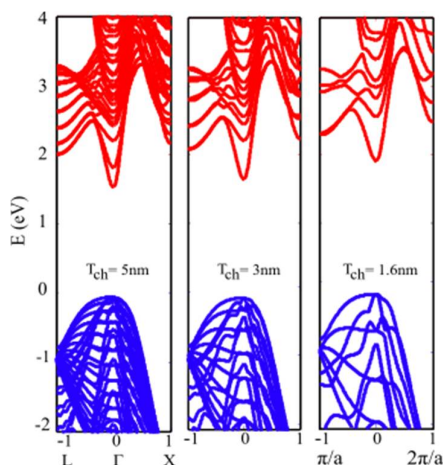


شکل 1. الف: نمایش اتمی ترانزیستور دو گیتی در راستای ضخامت کانال به‌همراه سلول واحد. ب: ترانزیستور دو گیتی با سورس/درین فلزی و مش‌بندی‌های انجام شده در کانال.

محاسبه ساختار نواری در ترانزیستور دو گیتی شاتکی به روش تنگ بست

جهت بررسی مشخصه‌های الکتریکی ترانزیستور دو گیتی در ابعاد نانو لازم است جرم مؤثر افزاره به‌ازای ضخامت‌های مختلف کانال محاسبه گردد. از این رو لازم است ساختار نواری افزاره در ترانزیستور دو گیتی محاسبه گردیده و جرم مؤثر حامل‌ها در جهت‌های مختلف از آن استخراج گردد. شکل 1 الف ترانزیستور دو گیتی مورد مطالعه را به‌صورت لایه‌های اتمی نشان می‌دهد. ضخامت عایق گیت از نوع HfO_2 با ضخامت 1nm می‌باشد. طول اولیه کانال نیز برابر 10nm در نظر گرفته شده است. ترانزیستور در راستای ضخامت کانال از لایه‌های متوالی آنیون و کاتیون تشکیل شده است.

افزازه در دمای صفر کلین است. شکاف انرژی حالت توده‌ای در دمای 300K برابر 1/35 eV می‌باشد.



شکل 2. ساختار نواری ترانزیستور دو گیتی با کانال InP به‌ازای 3 ضخامت کانال 5nm، 3nm و 1/6nm محاسبه شده با روش تنگ بست.

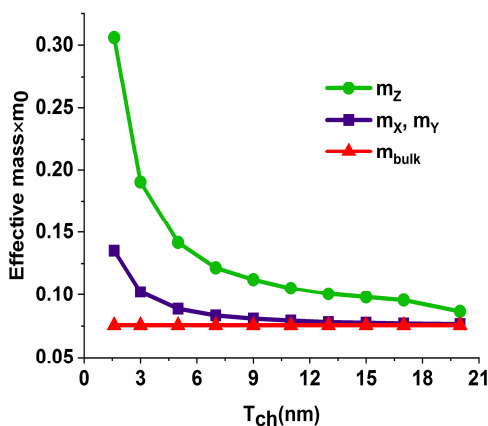
با توجه به نتایج شکل 2 و بکارگیری رابطه 2، شکاف انرژی افزاره دوگیتی در ضخامت‌های کانال 5nm، 3nm و 1/6nm در دمای 300K به‌ترتیب برابر 1/46eV، 1/57eV و 1/83eV می‌باشد. شکل 3 جرم مؤثر ساختار لایه نازک InP را در جهت عمق کانال، mz، در جهت طول کانال، mx، و عرض افزاره، my، به‌ازای ضخامت‌های مختلف کانال نشان می‌دهد. ضخامت کانال از 20nm تا 1/6nm تغییر کرده است. جهت مقایسه و بررسی اثر کاهش ضخامت کانال بر جرم مؤثر، جرم مؤثر ساختار توده‌ای نیز نشان داده شده است. در ساختار توده‌ای، همان‌طور که اشاره گردید، جرم مؤثر حامل‌ها در همه جهت‌ها یکسان و همسانگرد است. با کاهش ضخامت کانال همسانگردی جرم مؤثر تغییر یافته و در نتیجه $m_{x,y}$ متفاوت از m_z خواهد بود. جرم مؤثر در راستای ضخامت کانال افزایش قابل ملاحظه‌ای نسبت به ساختار توده‌ای دارد. از mz از 0/076m0 در ساختار توده‌ای به 0/31m0 در ضخامت کانال 1/6nm افزایش می‌یابد. اثرات کوانتومی منجر به

زیر ماتریس‌ها دارای ابعاد 10×10 بوده و روی قطر اصلی قرار می‌گیرند. Hac_{down} برهم‌کنش اتم‌های آنیون را با اتم‌های کاتیون که در جهت -Z قرار دارند و Hac_{up} نیز برهم‌کنش اتم‌های کاتیون را که در جهت Z قرار دارند، نشان می‌دهد. ابعاد این زیر ماتریس‌ها نیز 10×10 می‌باشد. شکل 2 ساختار نواری افزاره دوگیتی را به‌ازای سه ضخامت کانال 5nm، 3nm و 1/6nm نشان می‌دهد. کاهش ضخامت کانال منجر به افزایش سطح انرژی زیر نوارها و در نتیجه افزایش شکاف انرژی افزاره نسبت به حالت توده‌ای می‌گردد. کمترین میزان انرژی در این افزاره در نقطه Γ قرار دارد. در ترانزیستور دو گیتی شاتکی با جهت کریستالی (100)، شش دره نوار هدایت در نقطه X (ناحیه وارون) که دارای کمینه انرژی هستند به دو گروه دره‌های X_4 و دره‌های X_2 تقسیم می‌شوند. دره‌های X_2 و X_4 دارای سطح انرژی یکسانی هستند. در ساختار نواری دو بعدی، دره‌های X_2 در نقطه Γ تصویر می‌شوند. همچنین در نقطه L چهار دره داریم که دارای انرژی یکسانی هستند و در ساختار نواری دو بعدی همگی در یک نقطه تصویر شده‌اند. به‌دلیل اینکه ساختار نواری سه بعدی در یک جهت محدود شده است، مطابق شکل 1، تعداد اتم‌های موجود در راستای ضخامت کانال سلول واحد را برای این افزاره تشکیل می‌دهند. از آنجا که پارامترهای مربوط به روش تنگ بست مربوط به دمای پایین می‌باشد، میزان شکاف انرژی افزاره در دمای 300K از رابطه زیر محاسبه می‌گردد [20]:

$$E_G(T) = E_G(0) - \frac{\alpha T^2}{\beta + T} \quad 2$$

برای InP ضرایب α و β به‌ترتیب برابر $3/63 \times 10^{-4}$ و 162 می‌باشد. همچنین $E_G(0)$ میزان شکاف انرژی

ضخامت کانال مقادیر ویژه انرژی در امتداد Z در هر نقطه از راستای انتقال حامل‌ها محاسبه می‌گردند. به این ترتیب مدهای شرکت کننده در جریان محاسبه می‌شوند. برای شروع حل معادله شرودینگر، معادله لاپلاس دو بعدی در کانال تحلیل گردیده و به‌عنوان حدس اولیه پتانسیل وارد حلقه حل معادلات خود سازگار پواسون- شرودینگر می‌گردد.



شکل 3. جرم مؤثر الکترون در 3 جهت به‌همراه جرم مؤثر در حالت توده‌ای در دره Γ برحسب ضخامت کانال.

مرحله دوم: در این مرحله لازم است معادله شرودینگر در راستای ضخامت کانال و در هر نقطه X_i تحلیل گردد.

$$\left[-\frac{\hbar^2}{2m_z^*} \frac{\partial^2}{\partial z^2} + U(x_i; z) \right] \psi(x, z) = E_z(x_i) \psi(x_i; z) \quad (4)$$

مرحله سوم: معادله شرودینگر H_x در راستای انتقال جریان تشکیل می‌گردد. در این مرحله انرژی زیر نوارهای محاسبه شده در مرحله دوم به‌عنوان پتانسیل به H_x اضافه می‌گردد. برای حل H_x و اعمال اثر اتصالات سورس/درین از روش NEGF استفاده گردیده است [13,15].

افزایش جرم مؤثر الکترون‌ها در راستای X, Y نیز می‌گردند. تفاوت آشکار جرم مؤثر محاسبه شده از روش تنگ بست نسبت به ساختار توده‌ای، تأثیر مهمی بر ارتفاع سد شاتکی، سرعت حامل‌ها، احتمال تونل‌زنی و در نتیجه جریان الکتریکی افزاره خواهد داشت. به‌همین دلیل استفاده از جرم مؤثر ساختار توده‌ای نمی‌تواند مشخصه‌های الکتریکی افزاره را به‌طور دقیق محاسبه نماید و لزوم استفاده از روش‌های دقیق‌تری نظیر تنگ بست آشکار می‌گردد.

بررسی انتقال کوآنتومی در ترانزیستور

شاتکی به روش تابع گرین غیر تعادلی

برای حل معادله شرودینگر در کانال ترانزیستور در ابعاد کوآنتومی از روش NEGF استفاده شده است. روش NEGF حل معادله شرودینگر در شرایط غیر تعادلی است. در ادامه مراحل شبیه‌سازی ترانزیستور دو گیتی ارائه می‌گردد:

مرحله 1: در ابتدا براساس جرم مؤثر وابسته به ضخامت، معادله شرودینگر در افزاره تشکیل می‌شود.

$$\left[-\frac{\hbar^2}{2m_x^*} \frac{\partial^2}{\partial x^2} - \frac{\hbar^2}{2m_z^*} \frac{\partial^2}{\partial z^2} + U(x, z) \right] \Psi(x, z) = E \Psi(x, z) \quad (3)$$

در این رابطه $U(x, z)$ برابر پتانسیل دو بعدی افزاره، مقدار ویژه انرژی و تابع موج الکترون $\Psi(x, z)$ است. برای حل معادله 3 می‌توان از روش تفاضل محدود برای گسسته‌سازی معادلات استفاده نمود. اگر طول کانال را به N_x نقطه و ضخامت کانال را به N_z نقطه تقسیم نماییم، ابتدا معادله شرودینگر در هر مش ایجاد شده در راستای X و در راستای ضخامت کانال تحلیل می‌گردد. با حل معادله شرودینگر در راستای

$$\mathcal{F}_{-1}(\varepsilon) = \frac{1}{\sqrt{\pi}} \int_0^{\infty} \frac{t^{-1/2}}{1 + \exp(t - \varepsilon)} dt \quad 11$$

با توجه به اینکه برای حل معادله پواسون نیاز به کل بار کانال داریم لذا براساس تابع ویژه مربوط به هر مد، بار مربوط به هر یک از نقاط گسسته ایجاد شده در راستای ضخامت کانال را محاسبه می‌نماییم. بار کل افزاره مجموع بارهای مربوط به هر یک از مدها و دره‌های شرکت کننده در جریان است.

مرحله پنجم: با محاسبه بار کل افزاره، معادله پواسون برای دستیابی به یک پتانسیل جدید حل می‌شود. به کمک پتانسیل جدید مجدداً معادله شرودینگر در راستای ضخامت کانال و معادله انتقال NEGF محاسبه می‌گردد. در واقع یک حلقه خود سازگار بین معادله شرودینگر و پواسون ایجاد می‌شود. این حلقه تا زمانی که همگرایی حاصل شود ادامه می‌یابد. مقدار خطای تعیین شده 0.1 meV در نظر گرفته شده است.

مرحله ششم: با محاسبه احتمال عبور حامل‌ها، جریان الکتریکی افزاره محاسبه می‌گردد. برای محاسبه جریان کل افزاره لازم است جریان همه مدها و نیز همه دره‌های شرکت کننده در جریان در نظر گرفته شود.

$$T(E_L) = \text{trace}(\Gamma_S G \Gamma_D G^\dagger) \quad 12$$

$$I = \frac{2q}{h} \sum_V \sum_i \int dE_L T_i(E_L) \begin{bmatrix} \mathcal{F}_{-1/2}(E_{FS} - E_L) \\ + \mathcal{F}_{-1/2}(E_{FD} - E_L) \end{bmatrix} \quad 13$$

بررسی مشخصه‌های الکتریکی ترانزیستور شاتکی

در ترانزیستور شاتکی سورس و درین از جنس فلز یا سیلیساید هستند و به همین دلیل ساز و کارهای جریان در این افزاره به مکانیزم‌های جریان در سد

5

$$\left[-\frac{\hbar^2}{2m_x^*} \frac{\partial^2}{\partial x^2} + E_z(x) \right] \varphi(x, z) = E_L(x) \varphi(x, z)$$

$E_L(x)$ مقدار ویژه انرژی و $\varphi(x, z)$ تابع ویژه در راستای حرکت حامل‌ها می‌باشد. تابع گرین غیر تعادلی از رابطه 6 محاسبه می‌گردد:

$$G = [E_L(x)I - Hx - \Sigma_S - \Sigma_D]^{-1} \quad 6$$

در این رابطه Σ_S و Σ_D ماتریس‌های خود انرژی به ترتیب برای اتصالات سورس و درین می‌باشند. برای محاسبه چگالی بار الکتریکی در کانال لازم است تابع طیفی بر اساس تابع گرین محاسبه گردد. تابع طیفی با چگالی حالت‌های مجاز داخل کانال ارتباط مستقیم دارد. بخش موهومی تابع گرین برابر $\Gamma = i(\Sigma^- - \Sigma^+)$ می‌باشد.

$$G = [E_L(x)I - Hx - \Sigma_S - \Sigma_D]^{-1} \quad 7$$

$$A \equiv [G - G^\dagger] = [A_S] + [A_D] \quad 8$$

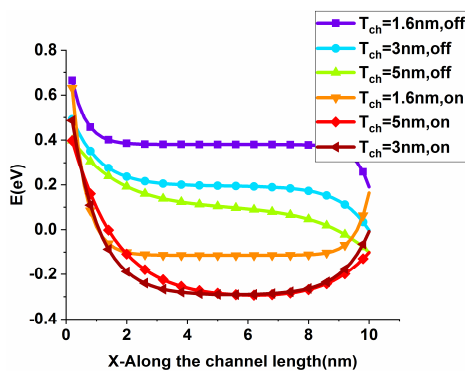
A_S و A_D به ترتیب در روابط زیر تعریف شده‌اند:

$$A_S = G \Gamma_S G^\dagger, A_D = G \Gamma_D G^\dagger \quad 9$$

مرحله چهارم: در این مرحله چگالی بار بر اساس تابع طیفی محاسبه می‌گردد. در این رابطه $f_{-1/2}$ تابع فرمی از درجه $-1/2$ می‌باشد.

$$N_{IDi}(x) = \left(\frac{1}{\hbar a} \right) \sqrt{\frac{2m_y^* k_B T}{\pi}} \times \int \frac{dE_L}{2\pi} (A_S \mathcal{F}_{-1/2}(E_{FS} - E_L) + (A_D \mathcal{F}_{-1/2}(E_{FD} - E_L))) \quad 10$$

روشن به خاموش افزاره می‌گردد. یکی از چالش‌های مهم InP، کاهش چگالی حالت‌های مجاز در ضخامت‌های کوچک کانال است. از طرفی این ماده دارای قابلیت حرکت بالایی برای الکترون‌ها می‌باشد. در ضخامت‌های کانال بیشتر از 3nm، سرعت بالای الکترون‌ها نقش بسیار مهمی بر عملکرد افزاره دارد لیکن با کاهش ضخامت کانال به کمتر از 3nm، به دلیل کاهش چگالی حالت‌های مجاز، سرعت بالای حامل‌ها نقش مؤثری در جریان ندارد و این امر باعث کاهش جریان افزاره در ابعاد نانو می‌گردد. از این رو، با کاهش ضخامت کانال به 1/6nm، به دلیل افزایش ارتفاع سد شاتکی مؤثر و کاهش چگالی حالت‌های مجاز، جریان حالت روشن کاهش می‌یابد.



شکل 4. اولین زیر نوار باند هدایت در کانال ترانزیستور دو گیتی به‌ازای سه ضخامت کانال 3nm، 5nm و 1/6nm محاسبه شده با روش تنگ بست در حالت روشن و خاموش.

بررسی تونل‌زنی رزونانس در ترانزیستور دو

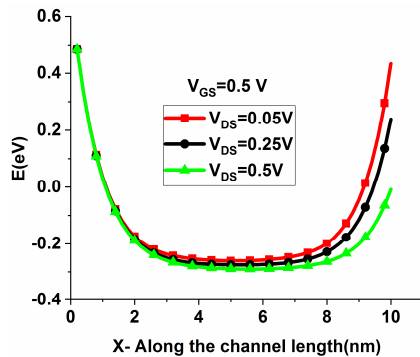
گیتی شاتکی

با کاهش ضخامت کانال و افزایش اثرات کوآنتومی سطح انرژی زیر نوارها افزایش یافته که این امر منجر به افزایش ارتفاع سد شاتکی مؤثر می‌گردد. به‌ازای ولتاژهای درین کوچک، کانال بین دو ارتفاع سد شاتکی سورس و درین محصور شده و یک چاه کوآنتومی در

شاتکی وابسته است. مؤلفه‌های جریان در این افزاره عبارتند از جریان انتشار ترمویونی و جریان حاصل از تونل‌زنی از درون سد شاتکی. شکل 4 نمودار اولین زیرنوار نوار هدایت را به‌ازای سه ضخامت کانال مختلف در حالت خاموش (V_{GS} و $V_{DS}=0,5V$) برابر صفر) و حالت روشن (V_{GS} و $V_{DS}=0,5V$) نشان می‌دهد. در حالت خاموش عرض ناحیه تخلیه شده زیاد است و در نتیجه احتمال تونل‌زنی بسایر کم است. با افزایش ولتاژ گیت در حالت روشن عرض ناحیه تخلیه شده کاهش یافته و تونل‌زنی حامل‌ها از سورس به کانال آغاز می‌گردد. به دلیل اثرات کوآنتومی سطح انرژی زیر نوارها افزایش یافته و این امر منجر به افزایش ارتفاع سد شاتکی مؤثر می‌گردد. رابطه 14، ارتباط ارتفاع سد شاتکی اولیه (SBH_i) و ارتفاع سد شاتکی مؤثر (SBH_{eff}) را نشان می‌دهد [10].

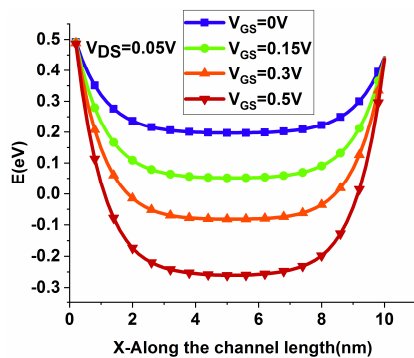
$$SBH_{eff} = SBH_i + \frac{1}{2qm_z} \left(\frac{\hbar\pi}{T_{ch}} \right)^2 \quad 14$$

که در آن T_{ch} نشان دهنده ضخامت کانال می‌باشد. جرم مؤثر حامل‌ها در راستای ضخامت کانال نقش بسزایی در ارتفاع سد شاتکی مؤثر دارد. ارتفاع سد شاتکی اولیه برابر $0,3 \text{ eV}$ در نظر گرفته شده است. لیکن با کاهش ضخامت کانال، ارتفاع سد شاتکی مؤثر به $0,4 \text{ eV}$ ، $0,52 \text{ eV}$ و $0,78 \text{ eV}$ به ترتیب برای ضخامت کانال 5nm، 3nm و 1/6 nm افزایش می‌یابد که این امر تأثیر قابل توجهی بر احتمال تونل‌زنی در این افزاره دارد. شکل 5 منحنی مشخصه ترانزیستور شاتکی را به‌ازای ضخامت‌های مختلف کانال نشان می‌دهد. با کاهش ضخامت کانال از 5nm به 3nm، به دلیل افزایش کنترل گیت بر کانال، جریان حالت خاموش کاهش می‌یابد که این امر موجب افزایش نسبت جریان حالت



شکل 6. اولین زیر نوار باند هدایت در کانال ترانزیستور دو گیتی در حالت روشن و ضخامت کانال 3nm به‌ازای تغییر ولتاژ درین.

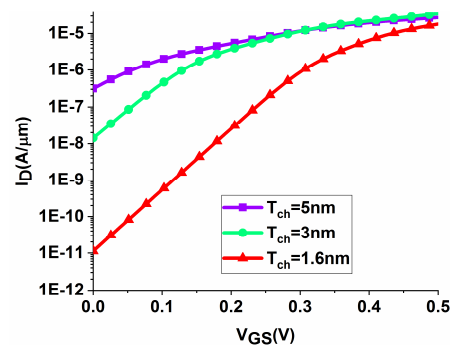
شکل 7 انرژی اولین زیر نوار را در دره Γ بر اساس تابعی از ولتاژ گیت به‌ازای ضخامت کانال 3nm نشان می‌دهد. با افزایش V_{GS} و به‌ازای $V_{DS} = 0,05V$ ، به‌دلیل افزایش ارتفاع سد شاتکی مؤثر در سورس/درین، چاه کوآنتومی در امتداد کانال تشکیل شده و منجر به محدود شدن ترازهای انرژی و تشکیل ترازهای رزونانسی در امتداد حرکت حامل‌ها می‌گردد. لازم به‌ذکر است با افزایش ولتاژ گیت عمق چاه پتانسیل افزایش می‌یابد.



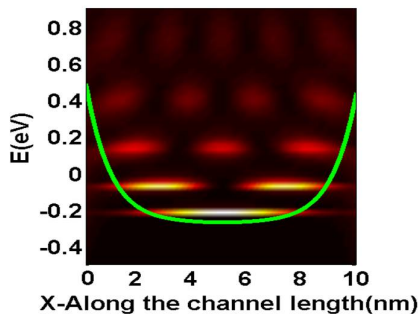
شکل 7. اولین زیر نوار باند هدایت کانال در ضخامت کانال 3nm به‌ازای تغییر ولتاژ گیت. ولتاژ درین برابر $V_{DS} = 0,05V$ در نظر گرفته شده است.

شکل 8 انرژی اولین زیر نوار را به‌همراه چگالی حالت‌های مجاز در داخل کانال به‌ازای طول گیت 10nm نشان می‌دهد. همچنین ولتاژهای گیت و درین

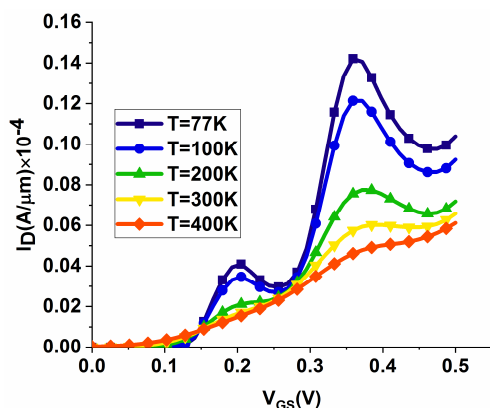
راستای انتقال جریان تشکیل می‌شود. در واقع این چاه کوآنتومی، برخلاف ساختارهای نامتجانس که از مواد III-V با شکاف انرژی متفاوت تشکیل می‌شوند، از دو ارتفاع سد شاتکی بزرگ سورس/درین به‌همراه کانال تشکیل می‌گردد. در این حالت، ترازهای گسسته در داخل کانال و در امتداد مسیر حرکت حامل‌ها از سورس به درین ایجاد می‌گردد و ساز و کار جریان از تونل‌زنی مستقیم به تونل‌زنی رزونانس تغییر می‌یابد. لازم به ذکر است تونل‌زنی رزونانس عملکرد عادی ترانزیستور را تحت تأثیر قرار می‌دهد. شکل 6 اثر V_{DS} را بر انرژی اولین زیر نوار به‌ازای ضخامت کانال برابر 3nm نشان می‌دهد. V_{DS} از 0,05V تا 0,5V تغییر می‌کند. ولتاژ گیت نیز برابر $V_{GS} = 0,5V$ در نظر گرفته شده است. همان‌گونه که مشاهده می‌گردد، به‌ازای ولتاژ درین کوچک یک چاه کوآنتومی در امتداد کانال از سورس به درین تشکیل می‌گردد. با افزایش V_{DS} انحناى زیر نوار کاهش یافته و در نتیجه ترازهای انرژی بیشتری در جریان شرکت می‌کنند. به‌همین دلیل دیگر جریان الکتریکی از طریق ترازهای گسسته جریان برقرار نمی‌گردد و احتمال تونل‌زنی رزونانس کاهش می‌یابد.



شکل 5. منحنی مشخصه ترانزیستور شاتکی به‌ازای تغییر ضخامت کانال.



شکل 8. اولین زیر نوار باند هدایت کانال در ضخامت کانال 3nm به‌ازای $V_{GS}=0.5V$ و $V_{DS}=0.05V$ به‌همراه چگالی حالت‌های مجاز. نقاط روشن دارای تراکم بسیار بالای ترازهای مجاز بوده و نقاط تیره نشان‌دهنده عدم وجود تراز مجاز می‌باشد.



شکل 9. منحنی مشخصه ترانزیستور شاتکی براساس تابعی از دما. ولتاژ درین برابر $V_{DS}=0.05V$ در نظر گرفته شده است.

طول گیت نقش عرض چاه کوآنتومی تشکیل شده در امتداد کانال را ایفا می‌کند و تأثیر بسزایی در سطح انرژی ترازهای گسسته دارد. شکل 11 اثر طول کانال را بر مشخصه الکتریکی افزاره در شرایطی که احتمال تونل‌زنی رزونانس وجود دارد نشان می‌دهد. با کاهش طول کانال انرژی ترازهای گسسته در داخل کانال افزایش یافته و تونل‌زنی در اولین تراز گسسته در ولتاژهای گیت بالاتری رخ می‌دهد. البته لازم به‌ذکر است که با افزایش سطح انرژی زیر نوارها، اگر ظرفیت خازن گیت در حدی باشد که بتواند سطح انرژی زیر

به‌ترتیب برابر $V_{GS}=0.5V$ و $V_{DS}=0.05V$ می‌باشند. ترازهای گسسته تشکیل شده در داخل کانال نمایان است. نقاط روشن نشان دهنده چگالی حالت‌های مجاز بالا و رنگ تیره نشان دهنده عدم وجود تراز مجاز در داخل چاه کوآنتومی می‌باشد. شکل 9 اثر دما را بر مشخصه الکتریکی افزاره نشان می‌دهد. دما از 77K تا 400K تغییر می‌کند. انرژی حرارتی حامل‌ها در 77K برابر $6.6meV$ و در دمای 400K برابر $33meV$ است. در این حالت $V_{DS}=0.05V$ و طول کانال برابر 10nm انتخاب شده است. همان‌طور که در منحنی I_D-V_{GS} مشاهده می‌گردد در درجه حرارت‌های کمتر از 200K نوسانات جریان درین واضح است. به‌دلیل تشکیل ترازهای رزونانسی و وقوع تونل‌زنی رزونانس ناحیه مقاومت منفی در مشخصه الکتریکی افزاره ایجاد می‌گردد. با افزایش دما و افزایش انرژی حرارتی حامل‌ها، نوسانات جریان درین کاهش می‌یابد. دلیل این امر پهن‌شدگی ترازهای مجاز در داخل کانال است که منجر به تشکیل ترازهای نسبتاً پیوسته در امتداد کانال می‌گردد.

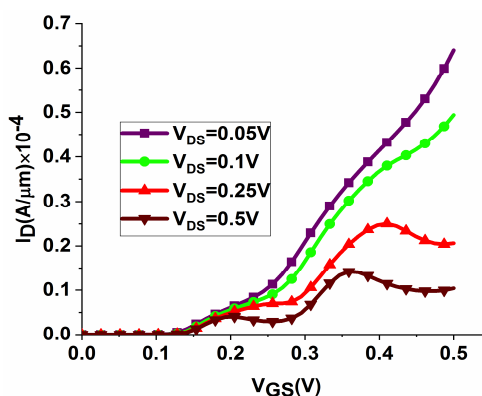
شکل 10 اثر V_{DS} را بر مشخصه الکتریکی افزاره نشان می‌دهد. دما برابر 77K و طول کانال برابر 10nm است. همچنین V_{DS} از $0.05V$ تا $0.5V$ تغییر می‌کند. با افزایش V_{DS} انحنا نوار انرژی در طول کانال به‌طور تدریجی کاهش یافته و حامل‌های بیشتری در جریان شرکت می‌کنند. لذا نوسان‌های جریان درین از بین می‌رود. با افزایش ولتاژ درین چگالی حالت‌های مجاز شرکت کننده در جریان بین تراز فرمی سورس و درین افزایش می‌یابد.

شکل 12 منحنی احتمال عبور حامل‌ها، $T(E)$ ، را برحسب انرژی در حالت روشن و به‌ازای $V_{DS}=0,05V$ و $V_{DS}=0,5V$ نشان می‌دهد. به‌ازای $V_{DS}=0,05V$ احتمال عبور حامل‌ها در یک انرژی خاص برابر یک شده و با افزایش انرژی، به‌سمت صفر میل می‌کند. کاهش یکباره منحنی عبور به نزدیکی صفر مبین تشکیل ترازهای گسسته در طول کانال است. در واقع به‌ازای ولتاژ درین کوچک چاه کوآنتومی در امتداد کانال تشکیل می‌گردد. با افزایش ولتاژ درین به $0,5V$ ، ترازهای انرژی بیشتری در جریان شرکت می‌کنند به‌همین دلیل منحنی احتمال عبور به‌طور تدریجی به یک نزدیک می‌شود. با افزایش ولتاژ درین انحنای چاه پتانسیل در امتداد حرکت حامل‌ها کاهش یافته و تونل‌زنی مستقیم از سورس به کانال صورت می‌گیرد.

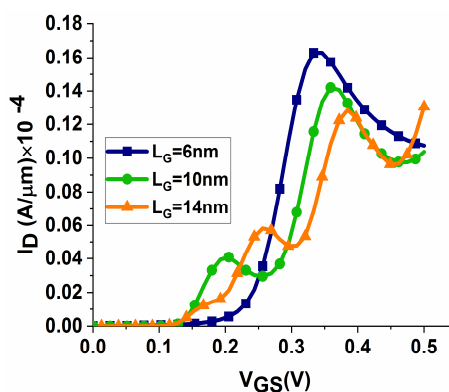
جهت بررسی تونل‌زنی رزونانس و ایجاد ناحیه مقاومت منفی، هدایت انتقالی g_m ، که به‌عنوان میزان تغییرات جریان درین بر تغییرات ولتاژ گیت تعریف می‌گردد، برحسب V_{GS} محاسبه گردیده است. نتایج مربوط به هدایت انتقالی در شکل 13 ارائه گردیده است. g_m منفی نشان دهنده تونل‌زنی رزونانس و تشکیل ترازهای گسسته در داخل کانال است. با افزایش دما و افزایش انرژی حرارتی حامل‌ها، نوسانات جریان درین کاهش می‌یابد. دلیل این امر پهن‌شدگی ترازهای مجاز در داخل کانال است که منجر به تشکیل ترازهای نسبتاً پیوسته در امتداد کانال می‌گردد.

اثر کاهش ارتفاع سد شاتکی را بر نوسان جریان درین در ضخامت کانال $3nm$ و طول گیت $10nm$ در شکل 14 نشان داده شده است. با کاهش ارتفاع سد شاتکی به دلیل کاهش فاصله بین ترازهای رزونانسی، نسبت جریان قله به دره کاهش می‌یابد. در واقع با کاهش ارتفاع سد شاتکی، ارتفاع چاه پتانسیل تشکیل

نوارها را کاهش دهد، در این صورت چاه پتانسیل در امتداد کانال تشکیل می‌گردد و تونل‌زنی رزونانس در ترازهای گسسته متوالی رخ می‌دهد. اما اگر ظرفیت خازن گیت کاهش یابد در این صورت عمق زیر نوارها نمی‌تواند توسط ولتاژ گیت افزایش یافته و در نتیجه تونل‌زنی تنها در اولین تراز مجاز در داخل کانال انجام می‌شود. در این حالت نوسان‌های جریان نیز از بین می‌رود و برای شرکت ترازهای مجاز با انرژی بالاتر، لازم است ولتاژ گیت افزایش یابد.

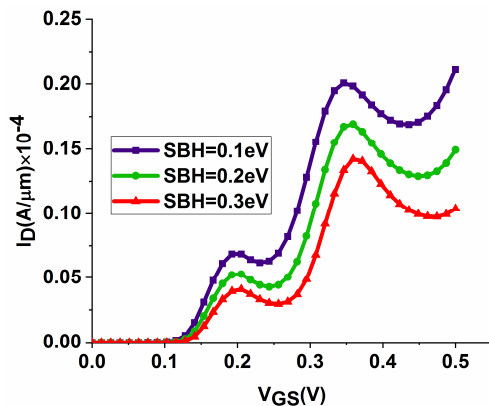


شکل 10. منحنی مشخصه ترانزیستور شاتکی براساس تابعی از ولتاژ درین. دما در این شبیه‌سازی برابر $T=77K$ در نظر گرفته شده است.



شکل 11. منحنی مشخصه ترانزیستور شاتکی براساس تابعی از طول کانال. دما در این شبیه‌سازی برابر $T=77K$ و ولتاژ درین برابر $V_{DS}=0,05V$ در نظر گرفته شده است.

بسیاری با مقادیر مربوطه در حالت توده‌ای دارد. همچنین ارتفاع سد شاتکی مؤثر با کاهش ضخامت کانال افزایش می‌یابد. لذا برای بهبود عملکرد افزاره و افزایش جریان حالت روشن لازم است ارتفاع سد شاتکی کاهش یابد. در ولتاژ درین کوچک و در دمای پایین، به دلیل افزایش ارتفاع سد شاتکی مؤثر، یک چاه کوآنتومی در امتداد کانال تشکیل می‌گردد که این امر عملکرد عادی افزاره را تحت تأثیر قرار داده و منجر به تشکیل ناحیه مقاومت منفی در مشخصه انتقالی افزاره می‌گردد. با افزایش دما و ولتاژ درین و نیز کاهش ارتفاع سد شاکسی، تونل‌زنی رزونانس کاهش می‌یابد. به دلیل کاهش مقاومت‌های پارازیتی و فرایند ساخت دما پایین، این افزاره گزینه مناسبی برای کاربردهای دیجیتال و آنالوگ در ابعاد نانو می‌باشد.



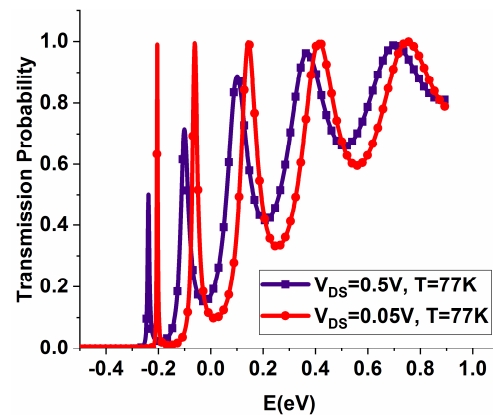
شکل 14. منحنی مشخصه ترانزیستور شاتکی براساس تابعی از ارتفاع سد شاتکی در سورس و درین. دما در این شبیه‌سازی برابر $T=77K$ و ولتاژ درین برابر $V_{DS}=0.05V$ در نظر گرفته شده است.

مرجع‌ها

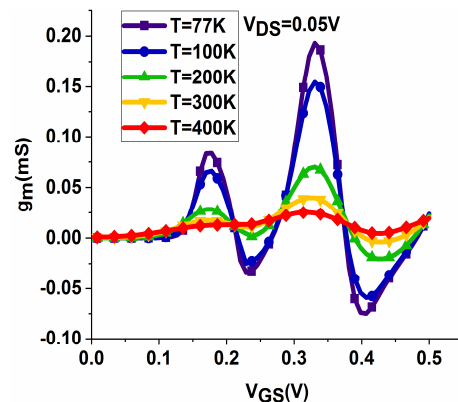
[1] N. Pandey, H.H. Lin, A. Nandi, Y. Taur, Modeling of short-channel effects in DG MOSFETs: Green's function method versus scale length model, *IEEE Transactions on Electron Devices*, **65**, (2018) 3112-3119. <https://doi.org/10.1109/TED.2018.2845875>

[2] F. Faccio, S. Michelis, D. Cornale, A. Paccagnella, S. Gerardin, Radiation-induced

شده در امتداد کانال کاهش یافته و گسستگی ترازهای تشکیل شده در کانال به‌طور تدریجی از بین می‌رود.



شکل 12. منحنی احتمال عبور حامل برحسب انرژی در حالت روشن. به‌ازای تغییر ولتاژ درین. دما در این شبیه‌سازی برابر $T=77K$ در نظر گرفته شده است.



شکل 13. هدایت انتقالی (gm) برحسب ولتاژ گیت به‌ازای دمای مختلف. ولتاژ درین برابر $V_{DS}=0.05V$ در نظر گرفته شده است.

بحث و نتیجه‌گیری

در این مقاله ساختار نواری ترانزیستور دو گیتی شاتکی با کانال InP به‌عنوان یک ماده با سرعت بالا که حرکت حامل‌ها در یک جهت محدود شده است به‌روش تنگ بست محاسبه گردید. براساس نتایج به‌دست آمده، جرم مؤثر حامل‌ها و سطح انرژی زیر نوارها بسیار به ضخامت کانال وابسته است و تفاوت

- [9] T. Dutta, P. Kumar, P. Rastogi, A. Agarwal, Y.S. Chauhan, Atomistic study of band structure and transport in extremely thin channel InP MOSFETs, *physica status solidi (a)*, **213**, (2016) 898-904. <https://doi.org/10.1002/pssa.201532727>
- [10] Z. Ahangari, Simulation of Quantum transport in nanoscale InP double gate Schottky transistor via non-equilibrium green's function formalism, *3rd Iranian Computational Physics Conference, January (2018)*, Shahid Beheshti University.
- [11] Z. Yang, C. Kim, K.Y. Lee, M. Lee, S. Appalakondaiah, C.H. Ra, K. Watanabe, T. Taniguchi, K. Cho, E. Hwang, J. Hone, A Fermi-Level-Pinning-Free 1D Electrical Contact at the Intrinsic 2D MoS₂-Metal Junction, *Advanced Materials*, **31**, (2019), 1808231. <https://doi.org/10.1002/adma.201808231>
- [12] S.B. Eadi, J.C. Lee, H.S. Song, J. Oh, G.W. Lee, H.D. Lee, Effective Schottky barrier lowering of NiGe/p-Ge (100) using Terbium interlayer structure for high performance p-type MOSFETs, *Scientific Reports*, **10**, (2020) 1-9. <https://doi.org/10.1038/s41598-020-61011-4>
- [13] S. Kale, P. N. Kondekar, Design and investigation of double gate Schottky barrier MOSFET using gate engineering, *Micro & Nano Letters*, **10**, (2015) 707-711. <https://doi.org/10.1049/mnl.2015.0046>
- [14] Z. Ren, R. Venugopal, S. Goasguen, S. Datta, M.S. Lundstrom, nanoMOS 2.5: A two-dimensional simulator for quantum transport in double-gate MOSFETs, *IEEE Transactions on Electron Devices*, **50**, (2003) 1914-1925. <https://doi.org/10.1109/TED.2003.816524>
- [15] J. Guo, S. Datta, M. Lundstrom, A numerical study of scaling issues for Schottky-barrier carbon nanotube short channel (RISCE) and narrow channel (RINCE) effects in 65 and 130 nm MOSFETs, *IEEE Transactions on Nuclear Science*, **62**, (2015) 2933-2940. <https://doi.org/10.1109/TNS.2015.2492778>
- [3] G. Ansaripour, Calculation of Surface Potential and Subthreshold Current in Short Channel Nano MOSFETs, *Journal of Research on Many-body Systems*, **1**, (2011) 1-8. [doi: 10.22055/jrmbms.2011.10346](https://doi.org/10.22055/jrmbms.2011.10346)
- [4] E. Goel, S. Kumar, K. Singh, B. Singh, M. Kumar, S. Jit, 2-D analytical modeling of threshold voltage for graded-channel dual-material double-gate MOSFETs, *IEEE Transactions on Electron Devices*, **63**, (2016) 966-973. <https://doi.org/10.1109/TED.2016.2520096>
- [5] J.A. Del Alamo, D.A. Antoniadis, J. Lin, W. Lu, A. Vardi, X. Zhao, Nanometer-Scale III-V MOSFETs, *IEEE Journal of the Electron Devices Society*, **4**, (2016) 205-214. <https://doi.org/10.1109/JEDS.2016.2571666>
- [6] M. Rau, E. Caruso, D. Lizzit, P. Palestri, D. Esseni, A. Schenk, L. Selmi, M. Luisier, Performance projection of III-V ultra-thin-body, FinFET, and nanowire MOSFETs for two next-generation technology nodes, *IEEE International Electron Devices Meeting (IEDM)*, (2016) 758-761. <https://doi.org/10.1109/IEDM.2016.7838515>
- [7] J. Ajayan, D. Nirmal, A review of InP/InAlAs/InGaAs based transistors for high frequency applications, *Superlattices and Microstructures*, **86** (2015) 1-19. <https://doi.org/10.1016/j.spmi.2015.06.048>
- [8] C.F. Yen, M.Y. Yeh, K.K Chong, C.F. Hsu, M.K. Lee, InP MOS capacitor and E-mode n-channel FET with ALD Al₂O₃-based high-k dielectric, *Applied Physics A*, **122**, (2016) 683. <https://doi.org/10.1007/s00339-016-0165-x>

Si-and Ge-Stacked Nanosheet pMOSFETs Based on Quantum Transport Simulations, *IEEE Transactions on Electron Devices*, **67**, (2019) 26-32.

<https://doi.org/10.1109/TED.2019.2954308>

[19] J.M. Jancu, R. Scholz, F. Beltram, F. Bassani, Empirical spds* tight-binding calculation for cubic semiconductors: General method and material parameters, *Physical Review B*, **57**, (1998) 6493. <https://doi.org/10.1103/PhysRevB.57.6493>

[20] S. Adachi, Physical properties of III-V semiconductor compounds. *John Wiley & Sons*, (1992). [10.1002/352760281X](https://doi.org/10.1002/352760281X)

transistors, *IEEE transactions on electron devices*, **51**, (2004) 172-177. <https://doi.org/10.1109/TED.2003.821883>

[16] S. Datta, Quantum transport: atom to transistor, *Cambridge university press*, (2005).

<https://doi.org/10.1017/CBO9781139164313>

[17] M.G. Pala, D. Esseni, Quantum transport models based on NEGF and empirical pseudopotentials for accurate modeling of nanoscale electron devices, *Journal of Applied Physics*, **126**, (2019) 055703. <https://doi.org/10.1063/1.5109187>

[18] S. Zhang, J.Z. Huang, H. Xie, A. Khaliq, D. Wang, W. Chen, K. Miao, H. Chen, W.Y. Yin, Design Considerations for